

TRANSMISSION QUALITY MEASURING INSTRUMENT

Publication number: JP61270928 (A)

Publication date: 1986-12-01

Inventor(s): YOSHIDA ATSUSHI

Applicant(s): NIPPON ELECTRIC CO

Classification:


- international: *H04B3/06; G01R27/28; G01R29/02; G01R29/26; H04B3/04; H04L1/00; H04L27/01; H04L27/18; H04B3/06; G01R27/00; G01R29/00; G01R29/02; H04B3/04; H04L1/00; H04L27/01; H04L27/18; (IPC1-7): G01R27/28; H04L1/00; H04L27/18*

- European: H04B3/04

Application number: JP19850113517 19850527

Priority number(s): JP19850113517 19850527

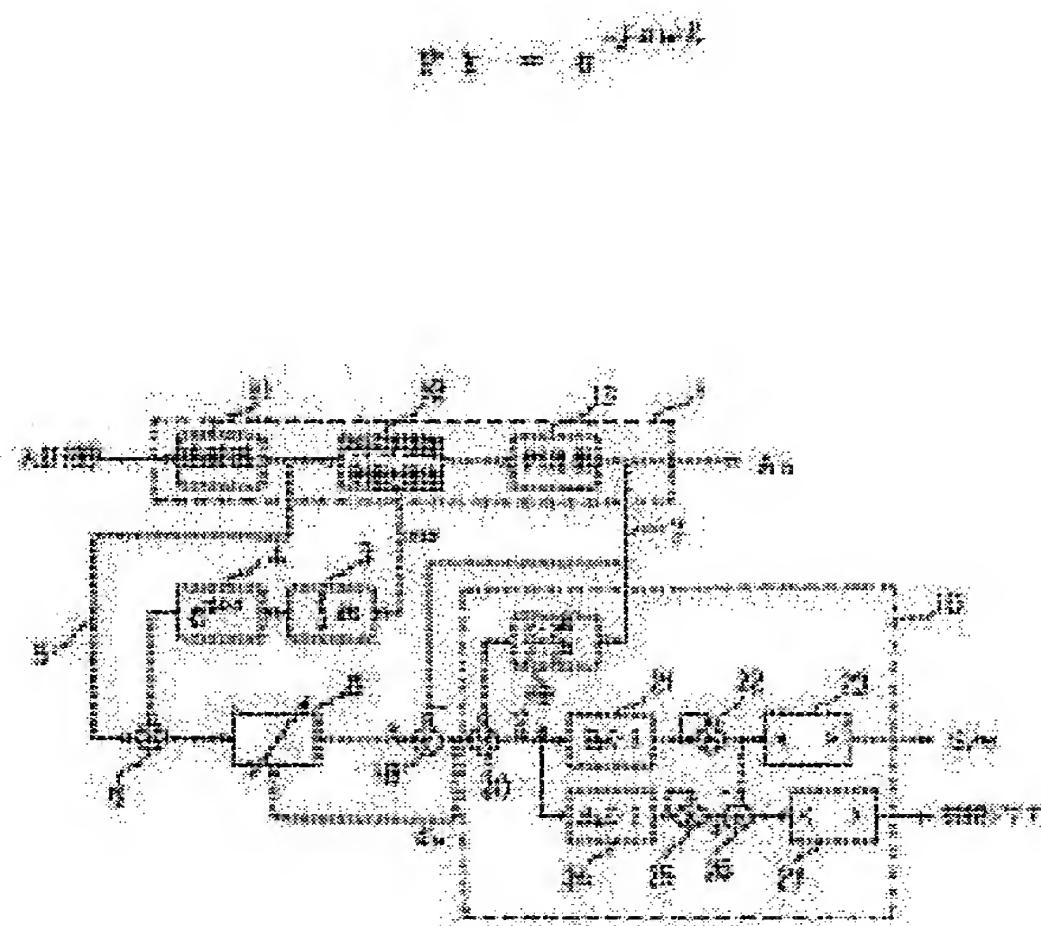
Also published as:

 JP7046787 (B)

 JP2009062 (C)

Abstract of JP 61270928 (A)

PURPOSE: To measure accurately the S/N of a transmission line and phase jitter from an in-phase component and an orthogonal component by applying elimination of a frequency offset and equalization in a data MODEM receiver and normalizing an output of an automatic equalizer and a discrimination data output. **CONSTITUTION:** A frequency offset W outputted from a carrier phase controller 12 of the data MODEM receiver 1 is integrated by an integration device 3 and a function generator 4 generates an output PK expressed in equation. Then an output 5 of a demodulator 11 of the data MODEM receiver 1 and an output of the function generator 4 are multiplied by a complex number multiplier 6, and its output is equalized by an automatic equalizer 8.; Then the output of the automatic equalizer 8 and a discrimination data output 7 of the data MODEM receiver 1 give a difference, which is inputted as an error signal to an operating section 10, which normalizes an error signal, and the in-phase component is extracted from the real part component and the orthogonal component from the imaginary part component so as to calculate the S/N and phase jitter.



⑫ 公開特許公報(A)

昭61-270928

⑤ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和61年(1986)12月1日

H 04 B 3/04
G 01 R 27/28
H 04 L 1/00
27/18

Z-8529-5K
6860-2G
Z-6651-5K
A-8226-5K

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 伝送品質測定装置

⑮ 特 願 昭60-113517

⑯ 出 願 昭60(1985)5月27日

⑰ 発 明 者 吉 田 厚 東京都港区芝5丁目33番1号 日本電気株式会社内
⑱ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号
⑲ 代 理 人 弁理士 内 原 晋

明 細 書

えたことを特徴とする伝送品質測定装置。

1. 発明の名称

伝送品質測定装置

2. 特許請求の範囲

周波数オフセットに追従してデータ信号を出力するキャリア位相制御回路を有するデータモデム受信機において、

前記キャリア位相制御回路の演算中に得られる周波数オフセット量を積分する積分器と、該積分器の出力信号 $f(\theta)$ に対して $e^{-j\theta}$ を出力する関数発生器と、

該関数発生器の出力と復調信号とを複素乗算する複素乗算器と、

該複素乗算器の出力に接続された複素自動等化器と、

該複素自動等化器の出力と前記データモデム受信機の判定データ出力との差を取って誤差信号として出力する減算器と、

該減算器の出力する誤差信号の同相方向および直交方向成分の大きさを計測する演算手段とを備

3. 発明の詳細な説明

産業上の利用分野

本発明は、位相変調方式またはQAM方式のデータモデム受信機に付加して、データ伝送中に伝送路の品質を測定する伝送品質測定装置に関する。

発明の概要

本発明は、位相変調方式またはQAM方式のデータモデム受信機に付加して、受信復調信号から周波数オフセット成分および減衰歪、群遅延歪等を除去した誤差信号を正規化して、その同方向成分および直交成分から、伝送路の雑音および位相ジッタを演算するようにしたものである。

伝送路の減衰特性や群遅延特性が悪い場合であっても、伝送路の雑音と位相ジッタとを正確に測定することができるという効果がある。

従来技術

従来、この種の伝送品質測定装置としては、データモデム受信機内のデータ判定器の入力信号

と出力信号の差の電力を測定して、該測定電力をあらかじめ定めた値と比較することによつて伝送品質の良否を判定するようにしたものがある。この方法は、伝送路の良否を判定することはできるが、伝送品質の不良原因を知ることはできず、またその不良程度を定量的に分析測定することができないという欠点がある。

この欠点を解決するものとして、受信アイ信号の同相方向と直交方向の広がりを計測し、これによつて伝送路のS/N比や位相ジッタ量を測定する方法がある(米国特許第4381548号参照)。この方式は、伝送路の減衰特性や群遅延特性が悪い場合には測定が不正確になる。また、受信アイ信号として、キャリア位相再生を施した受信信号を使用するために、位相ジッタの測定が不正確になる等の欠点がある。

発明が解決しようとする問題点

本発明は、上述の従来の欠点を解決し、伝送路の減衰特性や群遅延特性が悪い場合であつても伝送路のS/N比と位相ジッタ量を正確に測定する

次に、本発明について、図面を参照して詳細に説明する。

第1図は、本発明の一実施例を示すブロック図である。すなわち、データモデム受信機1の出力する周波数オフセット量2を積分器3で積分し、積分器3の出力信号 $f(\theta)$ を入力して $e^{-j\theta}$ を出力する関数発生器4と、データモデム受信機1の出力する復調出力5に関数発生器4の出力を乗算する複素乗算器6と、複素乗算器6の出力を自動等化する自動等化器8と、自動等化器8の出力と判定データ出力との差を正規化して、その同相成分と直交成分とからS/N比および位相ジッタを演算する演算部10とから構成される。

今、送信信号を A_k とし、周波数オフセットを $\Delta\omega$ 、位相ジッタを $\phi(t)$ 、定常位相を θ 、伝送路のインパルス応答を $h(t)$ とし、伝送路で混入される雑音を n_k とすると、 $t = kT$ におけるデータモデム受信機1内の復調器11が出力する復調出力5は、

$$X_k = h(t) * (A_k e^{j(\omega_k t + \phi(t) + \theta)} + n_k) \quad (1)$$

ことができる伝送品質測定装置を提供する。

問題点を解決するための手段

本発明の伝送品質測定装置は、周波数オフセットに追従してデータ信号を出力するキャリア位相制御回路を有するデータモデム受信機において、

前記キャリア位相制御回路の演算中に得られる周波数オフセット量を積分する積分器と、該積分器の出力信号 $f(\theta)$ に対して $e^{-j\theta}$ を出力する関数発生器と、

該関数発生器の出力と復調信号とを複素乗算する複素乗算器と、

該複素乗算器の出力に接続された複素自動等化器と、

該複素自動等化器の出力と前記データモデム受信機の判定データ出力との差を取つて誤差信号として出力する減算器と、

該減算器の出力する誤差信号の同相方向および直交方向成分の大きさを計測する演算手段とを備えたことを特徴とする。

発明の実施例

で表現される。データモデム受信機1は、周波数オフセットに追従するために、 $\Delta\omega$ を内蔵するレジスタに記憶しており、周波数オフセット量2を積分器3に供給する。積分器3の出力は関数発生器4に入力される。関数発生器4は入力信号 $f(\theta)$ を $e^{-j\theta}$ に変換出力する関数器である。従つて、関数発生器4の出力 P_k は、

$$P_k = e^{-j\omega_k kT} \quad \dots \dots \dots (2)$$

となる。

複素乗算器6によつて P_k と復調出力 X_k とを乗算して、周波数オフセット成分を除去すると、複素乗算器6の出力には、

$$Q_k = X_k P_k \\ = h(t) * (A_k e^{j(\omega_k t + \phi(t) + \theta)} + n_k e^{-j\omega_k kT}) \big|_{t=kT} \quad \dots \dots (3)$$

が得られる。自動等化器8はデータモデム受信機1の出力する判定データ出力7を参照して収束し、 A_k (既知)を参照値として伝送路歪の影響によつて Q_k に含まれる伝送路インパルス応答 $h(t)$ を除去して出力する。自動等化器8の出力に

... (9)

は伝送路の雑音と位相ジッタとが残留する。すなわち、

$$\hat{A}_k = A_k e^{-j4k} + \hat{n}_k \quad \dots \dots \dots (4)$$

$$\text{ただし、} \hat{n}_k = n_k e^{-j(\omega k + \theta)}$$

$$|\hat{n}_k|^2 = |n_k|^2$$

となる。φk が十分に小さいときは、(4) 式は以下のように書直される。

$$\hat{A}_k = A_k (1 - j \phi_k) + \hat{n}_k \quad \dots \dots (5)$$

これと、判定データ出力7との差をとれば、誤差信号9が得られる。すなわち、誤差信号9は、

$$e_k = \hat{A}_k - A_k = -j A_k \phi_k + \hat{n}_k \quad (6)$$

となる。これを $A_k * A_k / |A_k|^2$ によつて正規化すると、

$$\hat{e}_k = j \phi_k + A_k * A_k \hat{n}_k / |A_k|^2 \quad (7)$$

を得る。ここで、φk は直交方向の成分のみを持ち、 \hat{n}_k の項は、同じ大きさの直交方向成分と同相方向成分を持つことに着目されたい。

$$S/N = \langle (Re[\hat{e}_k])^2 \rangle \quad \dots \dots (8)$$

位相ジッタ量

$$= \langle (Im[\hat{e}_k])^2 - (Re[\hat{e}_k])^2 \rangle$$

として出力する。

本実施例は、伝送路の減衰特性や位相特性が悪い場合でも、その影響は自動等化器8によつて除去されて、伝送路の雑音と位相ジッタを正確に測定することができるという効果がある。

発明の効果

以上のように、本発明においては、受信復調信号から周波数オフセット成分および減衰歪、群遅延歪等を除去した誤差信号を正規化して、その同方向成分および直交成分から、伝送路の雑音および位相ジッタを演算するように構成したから、伝送路の減衰特性や群遅延特性が悪い場合であつても、伝送路の雑音と位相ジッタとを正確に測定することができるという効果がある。

4. 図面の簡単な説明

第1図は本発明の一実施例を示すブロック図、第2図は上記実施例の詳細を示すブロック図である。

図において、図において、1：データモデム受信機、2：周波数オフセット量、3：積分器、

として計算することができる。ただし、> は時間平均演算を表わす。演算部10は、上記(7)、(8)、(9)式の演算を行なう回路である。

第2図は、上記実施例の詳細を示すブロック図である。データモデム受信機1は、復調器11とキャリア位相制御回路12と判定器13から構成される。減算器18は自動等化器8の出力と判定データ出力7（正しいデータ）の差を誤差信号εkとして演算部10に入力させ、また誤差信号が最小になるように自動等化器8の係数を収束する。演算部10は、減算器18の出力に正規化演算器19の出力を乗算して正規化し、複素乗算器20の出力から実数化器21によつて同相方向成分を抽出して実数化器21の出力を自乗器22によつて自乗し、平均化器23によつて時間平均を取る。平均化器23の出力はS/N比を表わしている。一方虚数化器24によつて直交成分を抽出し、自乗器25によつて自乗する。減算器26は自乗器25の出力から自乗器22の出力を減算して平均化器27に入力させ、平均化器27はその時間平均をとつて位相ジッタ測定値

4：関数発生器、5：復調出力、6：複素乗算器、7：判定データ出力、8：複素自動等化器、9：誤差信号出力、10：演算部、11：復調器、12：キャリア位相制御回路、13：判定器、18：減算器、19：正規化演算器、20：複素乗算器、21：実数化器、22,25：自乗器、23,27：平均化器、24：虚数化器、26：減算器。

出願人 日本電気株式会社

代理人 弁理士 佐田俊宗

内閣府
特許庁
登録

図 1

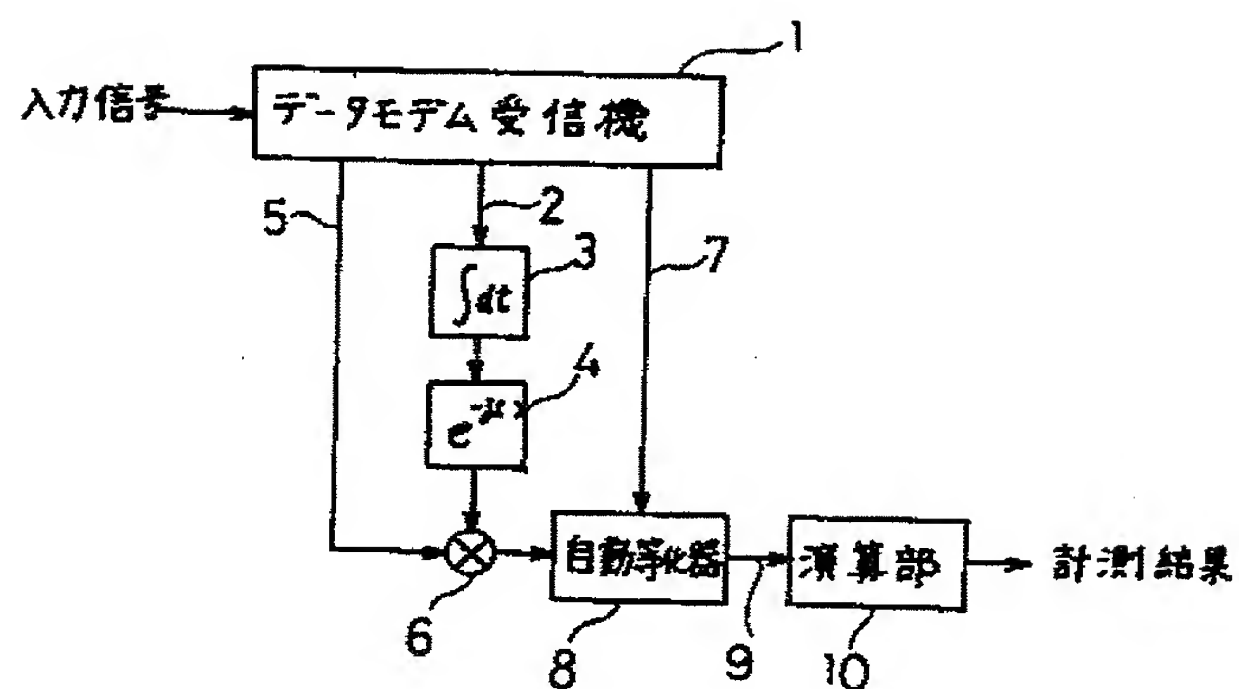


図 2

